

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09205306 A

(43) Date of publication of application: 05.08.97

(51) Int. Cl.

H01P 5/18

H01P 11/00

(21) Application number: 08286893

(71) Applicant: SOSHIN DENKI KK

(22) Date of filing: 29.10.96

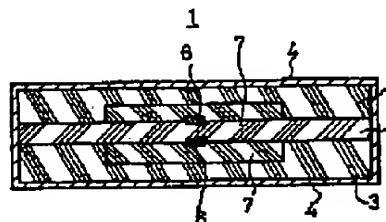
(72) Inventor: FUKAI TETSUYA

(54) MICROWAVE CIRCUIT ELEMENT AND
MANUFACTURE THEREOF

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent exfoliation of a strip line by selecting a dielectric constant of a center dielectric material and an inner dielectric material almost the same and the dielectric constant of each dielectric of the inner dielectric material and an outer dielectric material different so as to make a microwave circuit element small.

SOLUTION: A sintered body formed by a plate like center dielectric material 2 on which a strip line of a length of $\lambda/4$ is formed on both sides, an inner dielectric material 7 provided on both sides of the center dielectric material 2 and coating at least a strip line 6, and an outer dielectric material 3 provided onto the inner dielectric material 7 through pressing and sintering is provided and an earth electrode 4 and a terminal electrode 5 are formed on an outer information face of the sintered body. Dielectric constants A, B of the center dielectric material 2 and the inner dielectric material 7 are selected nearly the same and dielectric constants B, C of the center dielectric material 2 and the outer dielectric material 3 are selected different. Even when the interval between the strip line 6 and the earth electrode 4 is made barrow, a prescribed impedance is obtained.



COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-205306

(43) 公開日 平成9年(1997)8月5日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 P 5/18			H 0 1 P 5/18	J
11/00			11/00	G

審査請求 有 請求項の数3 O L (全 7 頁)

(21) 出願番号 特願平8-286893
実願平3-48197の変更
(22) 出願日 平成3年(1991)6月25日

(71) 出願人 000201777
双信電機株式会社
東京都大田区中馬込1丁目18番18号
(72) 発明者 深井 徹也
東京都大田区中馬込1丁目18番18号 双信
電機株式会社内
(74) 代理人 弁理士 千葉 剛宏 (外1名)

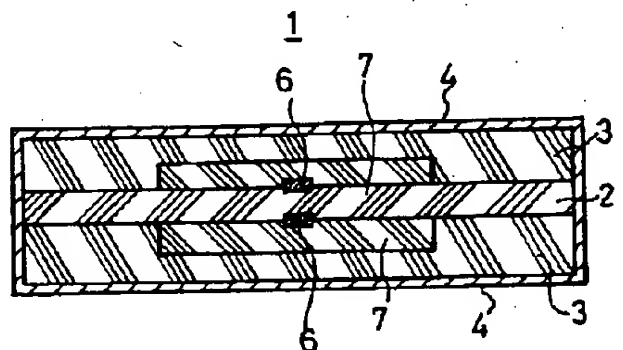
(54) 【発明の名称】 マイクロ波回路素子及びマイクロ波回路素子の製造方法

(57) 【要約】

【課題】長さだけでなく厚みも薄くできるマイクロ波回路素子を提供する。

【解決手段】中心誘電体2上に $\lambda/4$ 長のストリップライン6を設け、さらに外側誘電体3、3を重ね、この外側誘電体3、3上にアース電極4を設けてなるマイクロ波回路素子(方向性結合器1)において、前記ストリップライン6に接する部分の誘電体Aと他の部分の誘電体Bの誘電率が異なること、特に該他の部分の誘電体Bの誘電率を小さくする。

FIG. 2



【特許請求の範囲】

【請求項1】誘電体基板上に $\lambda/4$ 長のストリップラインを設け、さらに他の誘電体を重ね、この他の誘電体上にアース電極を設けてなるマイクロ波回路素子において、前記ストリップラインに接する部分の誘電体と他の部分の誘電体の誘電率が異なることを特徴とするマイクロ波回路素子。

【請求項2】前記他の部分の誘電体の誘電率を、前記ストリップラインに接する部分の誘電体の誘電率よりも小さく構成したことを特徴とする請求項1記載のマイクロ波回路素子。

【請求項3】前記誘電体は、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなるグリーンシート基板を用い、一体焼成したものであることを特徴とする請求項1又は2記載のマイクロ波回路素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はマイクロ波回路素子に係り、特に誘電体にストリップラインを設けて構成したマイクロ波回路素子に関する。

【0002】

【従来の技術】従来、この種の回路素子は、ある誘電率の誘電体にストリップラインを形成し、さらに誘電体を重ねた上にアース電極を設けて構成している。この場合、ストリップラインの長さは、対象マイクロ波の波長を λ として $\lambda/4$ 長に選ぶ。そして、この $\lambda/4$ は、誘電体の誘電率 ϵ により $1/(\epsilon^{1/2})$ として定まる。そこで、マイクロ波回路素子を小型に形成するには、誘電率 ϵ の大きい誘電体を用いることになる。

【0003】

【発明が解決しようとする課題】しかしながら、誘電率 ϵ の大きい誘電体を用いると、ストリップラインのインピーダンスが低くなるのを防ぐために、アース電極との間隔を広げる必要がある。これには、ストリップライン上に重ねる誘電体の厚みを大きくする必要があるから、回路素子の厚みも増す結果となり、誘電率 ϵ の大きい誘電体を用いても、必ずしも小型化が図れないことになる。

【0004】本発明は上述の点を考慮してなされたもので、長さだけでなく厚みも薄くできるマイクロ波回路素子を提供することを目的とする。

【0005】

【課題を解決するための手段】上記した目的を達成するため、本発明のマイクロ波回路素子は、誘電体基板上に $\lambda/4$ 長のストリップラインを設け、さらに他の誘電体を重ね、この他の誘電体上にアース電極を設けてなるマイクロ波回路素子において、前記ストリップラインに接する部分の誘電体と他の部分の誘電体の誘電率が異なること、特に該他の部分の誘電体の誘電率を低くしたことを特徴としている。

【0006】上記構成によれば、ストリップラインに接する誘電体は、ストリップラインの長さを適当に選ぶために有効な誘電率を持った誘電体を用いる。そして、ストリップライン上に重ねる誘電体は、回路素子の厚みを適当に選ぶために有効な誘電率を持った誘電体を用いる。このように、マイクロ波回路素子におけるストリップラインの長さと同素子の厚みとを個別に切り離してそれぞれに適当な誘電体を選ぶことにより、マイクロ波回路素子の小型化が図れる。

10 【0007】

【発明の実施の形態】以下、本発明の一実施の形態を図面に基いて説明する。

【0008】まず、図1は方向性結合器の一例を示すもので、この方向性結合器1は、平板状の中心誘電体2と、該中心誘電体2の厚み方向両面に設けられる外側誘電体3、3とで構成されるもので、その外周面には、アース電極4及び端子電極5が形成されている。両誘電体2、3は、それぞれ方向性結合器1の性能に応じた所定の形状、厚さに形成されるもので、中心誘電体2の厚み方向両面には、互いに重なり合うように所定の形状のストリップライン6がそれぞれ形成されている。このストリップライン6は、その端部が前記端子電極5に接続され、前記アース電極4は、端子電極5と絶縁された状態で、方向性結合器1の略全面に設けられている。

【0009】そして、図2及び図3に示すように、上記ストリップライン6に接する部分の誘電体Aと他の部分の誘電体Bとの誘電率を異なるものとしている。両誘電体A、Bの誘電率の大小は、方向性結合器1に求められる性能や大きさにより適宜設定することができるが、通常は、誘電体Bの誘電率を、誘電体Aの誘電率よりも小さくする。

【0010】すなわち、ストリップライン6に接する部分の誘電体Aに誘電率の大きいものを使用することにより、ストリップライン6の長さを短く形成することができ、他の部分の誘電体Bに誘電率の小さいものを使用することにより、アース電極4との間隔を狭くしても所定のインピーダンスとすることができる。これにより、方向性結合器1の小型化が図れる。

【0011】なお、誘電体Aの寸法は、要求される性能や製造の難易度等により適宜選定することができ、図2のようにストリップライン6に接する中心部だけとしてもよく、図3のようにシート状のものを積層するようにしてもよい。また、上記のように上下にアース電極4を設けたトリプレート構成の他、下面にのみアース電極を設けたマイクロストリップライン構成のものにも適用することができる。

【0012】さらに、前記誘電体A、Bとして、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなるグリーンシート基板を用い、これを積層して圧着状態で焼結し、一体焼成することにより、各誘電体間

に隙間が生じることを防止でき、耐湿性の向上を図れる。

【0013】

【発明の効果】以上説明したように、本発明のマイクロ波回路素子は、ストリップラインに接する誘電体とこれに重ねてアース電極を設けるための誘電体とをそれぞれ異なる誘電率のものとするようにしたため、所期寸法に適した誘電体を選ぶことにより所望のマイクロ波回路素子を構成することができ、 $\lambda/4$ 長さのストリップラインを用いた各種方向性結合器の小型化、低価格化を図れる。

【図面の簡単な説明】

【図1】方向性結合器の一例を示す分解斜視図である。

【図2】本発明の一実施の形態を示す断面図である。

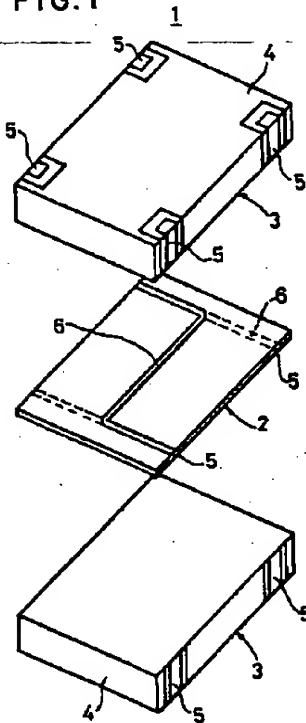
【図3】本発明の他の実施の形態を示す断面図である。

【符号の説明】

- | | |
|----------------------|------------|
| 1…方向性結合器 | 2…中心誘電体 |
| 3…外側誘電体 | 4…アース電極 |
| 5…端子電極 | 6…ストリップライン |
| A…ストリップラインに接する部分の誘電体 | |
| B…他の部分の誘電体 | |

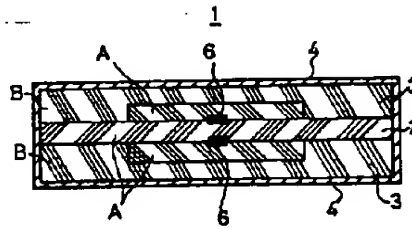
【図1】

FIG.1



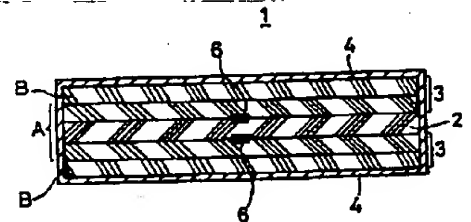
【図2】

FIG.2



【図3】

FIG.3



【手続補正書】

【提出日】平成8年11月28日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】マイクロ波回路素子及びマイクロ波回路素子の製造方法

【特許請求の範囲】

【請求項1】両面に $\lambda/4$ 長のストリップラインが形成された中心誘電体と、

前記中心誘電体の両面側に設けられ、少なくとも前記ストリップラインを被覆する内側誘電体と、
前記内側誘電体上に設けられる外側誘電体とを具備し、
前記中心誘電体、内側誘電体及び外側誘電体は、それぞれセラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で板状に形成され、前記中心誘電体の両面にそれぞれ前記内側誘電体と前記外側誘電体が積層され、圧着焼成されて一つの焼成体とされ、
前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアースパターンが形成され、
前記中心誘電体と前記内側誘電体の各誘電率がほぼ同一であり、かつ、前記内側誘電体と前記外側誘電体の各誘

電率が異なることを特徴とするマイクロ波回路素子。

【請求項2】セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で所定の誘電率を有する板状の中心誘電体と、該中心誘電体とほぼ同じ誘電率を有する板状の内側誘電体と、該内側誘電体と異なる誘電率を有する板状の外側誘電体とをそれぞれ作製する誘電体作製工程と、

前記中心誘電体の両面に $\lambda/4$ 長のストリップラインを形成するストリップライン形成工程と、

前記中心誘電体の両面に少なくとも前記ストリップラインを被覆するように前記内側誘電体を配置した後、各内側誘電体の端面にそれぞれ前記外側誘電体を配置して積層体を作製する積層体作製工程と、

前記積層体を圧着焼成して一つの焼成体を作製する焼成体作製工程と、

前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアースパターンを形成する電極形成工程とを有することを特徴とするマイクロ波回路素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はマイクロ波回路素子及びその製造方法に係り、特に誘電体にストリップラインを設けて構成したマイクロ波回路素子及びその製造方法に関する。

【0002】

【従来の技術】従来、この種の回路素子は、ある誘電率の誘電体にストリップラインを形成し、さらに誘電体を重ねた上にアース電極を設けて構成している。この場合、ストリップラインの長さは、対象マイクロ波の波長を λ として $\lambda/4$ 長に選ぶ。そして、この $\lambda/4$ 長は、誘電体の誘電率 ϵ により $1/(\epsilon^{1/2})$ として定まる。そこで、マイクロ波回路素子を小型に形成するには、誘電率 ϵ の大きい誘電体を用いることになる。

【0003】

【発明が解決しようとする課題】しかしながら、誘電率 ϵ の大きい誘電体を用いると、ストリップラインのインピーダンスが低くなるのを防ぐために、アース電極との間隔を広げる必要がある。これには、ストリップライン上に重ねる誘電体の厚みを大きくする必要があるから、回路素子の厚みも増す結果となり、誘電率 ϵ の大きい誘電体を用いても、必ずしも小型化が図れないことになる。

【0004】そこで、本出願人は、誘電率の高い誘電体である中心誘電体と、誘電率の低い外側誘電体を用意し、そのうち、中心誘電体にストリップラインを形成した後、中心誘電体の両面にそれぞれ外側誘電体を配し、圧着焼成して一つの焼成体とし、更に焼成体の外周面に、前記ストリップラインに接続される端子電極及びアース電極を形成するようにしたマイクロ波回路素子（方

向性結合器）を提案している（実開平2-44408号公報参照）。

【0005】この場合、中心誘電体及び外側誘電体は、その焼成時において、有機バインダー等が飛ばされることから、いわゆる焼き縮みが生じる。従って、製造上、中心誘電体とストリップラインは、それぞれ焼き縮みの度合い（以下、便宜的に焼き縮み率と記す）がほぼ同じである材料がそれぞれ選定される。

【0006】しかし、中心誘電体と外側誘電体とをそれぞれ異なる誘電率にする必要から、材料の選定によっては、中心誘電体と外側誘電体の互いの焼き縮み率が異なる場合がある。このような場合においては、誘電体の焼成時に導体であるストリップラインが剥離するという現象が生じるおそれがある。

【0007】本発明は上述の点を考慮してなされたもので、マイクロ波回路素子の小型化を図ることができると共に、ストリップラインの剥離現象を防止することができるマイクロ波回路素子及びマイクロ波回路素子の製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】請求項1記載の本発明に係るマイクロ波回路素子は、両面に $\lambda/4$ 長のストリップラインが形成された中心誘電体と、前記中心誘電体の両面側に設けられ、少なくとも前記ストリップラインを被覆する内側誘電体と、前記内側誘電体上に設けられる外側誘電体とを具備し、前記中心誘電体、内側誘電体及び外側誘電体を、それぞれセラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で板状に形成し、前記中心誘電体の両面にそれぞれ前記内側誘電体と前記外側誘電体を積層し、圧着焼成して一つの焼成体とし、前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアースパターンを形成し、前記中心誘電体と前記内側誘電体の各誘電率をほぼ同一とし、かつ、前記内側誘電体と前記外側誘電体の各誘電率が異なるようにして構成する。

【0009】これにより、まず、中心誘電体と、該中心誘電体の両面側に設けられる内側誘電体並びに該内側誘電体の外側に配される外側誘電体とをそれぞれセラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で板状に形成し、前記中心誘電体の両面にそれぞれ前記内側誘電体と前記外側誘電体を積層し、圧着焼成して一つの焼成体としているため、中心誘電体、内側誘電体及び外側誘電体を一体構造とすることができ、各誘電体間の隙間の発生を防止することができる。

【0010】しかも、焼成体の外周面に、前記ストリップラインに接続される端子電極及びアース電極を形成するようにしているため、部品点数を少なくすることが可能となり、小型のマイクロ波回路素子とすることができる。

【0011】また、ストリップラインと接する中心誘電

体と内側誘電体の各誘電率をほぼ同一とし、前記内側誘電体と前記外側誘電体の各誘電率を異なるようにしているため、中心誘電体及び内側誘電体の誘電率を高く、外側誘電体の誘電率を低くすることが可能となる。その結果、マイクロ波回路素子の小型化を達成させるために中心誘電体及び内側誘電体の誘電率を高くしたとしても、ストリップラインのインピーダンスの低下を招くことがないため、ストリップラインとアース電極との間隔、即ち、外側誘電体の厚みを大きくする必要がなくなり、マイクロ波回路素子の小型化をより一層促進させることができる。

【0012】なお、マイクロ波回路素子の結合度を小さくしたい場合は、前記とは逆の設定、即ち、中心誘電体及び内側誘電体の誘電率を低くし、外側誘電体の誘電率を高くすればよい。

【0013】また、各誘電体は、その後の焼成時において、有機バインダー等が飛ばされることから、いわゆる焼き縮みが生じるが、本発明では、導体であるストリップラインが形成される中心誘電体と該ストリップラインを被覆する内側誘電体を共に焼き縮み率がほぼ同じである材料を選定することができるため、前記焼成時におけるストリップラインの剥離現象は発生しなくなる。

【0014】このように、本発明に係るマイクロ波回路素子においては、マイクロ波回路素子の小型化を図ることができると共に、ストリップラインの剥離現象を防止することができる。

【0015】次に、請求項2記載の本発明に係るマイクロ波回路素子の製造方法は、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で所定の誘電率を有する板状の中心誘電体と、該中心誘電体とほぼ同じ誘電率を有する板状の内側誘電体と、該内側誘電体と異なる誘電率を有する板状の外側誘電体とをそれぞれ作製する誘電体作製工程と、前記中心誘電体の両面に $\lambda/4$ 長のストリップラインを形成するストリップライン形成工程と、前記中心誘電体の両面に少なくとも前記ストリップラインを被覆するように前記内側誘電体を配置した後、各内側誘電体の端面にそれぞれ前記外側誘電体を配置して積層体を作製する積層体作製工程と、前記積層体を圧着焼成して一つの焼成体を作製する焼成体作製工程と、前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアースパターンを形成する電極形成工程とを有することを特徴とする。

【0016】従って、例えば、まず、誘電体作製工程にて、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で板状の中心誘電体及び外側誘電体がそれぞれ作製され、次のストリップライン形成工程にて、前記中心誘電体の両面に $\lambda/4$ 長のストリップラインが形成される。その後、積層体作製工程にて、中心誘電体の両面に少なくとも前記ストリップラインを被覆するように前記内側誘電体が配置された後、各内側誘

電体の端面にそれぞれ前記外側誘電体が配置されることにより積層体を作製される。その後、焼成体作製工程にて、前記積層体が圧着焼成されて一つの焼成体を作製される。この場合、中心誘電体、内側誘電体及び外側誘電体を一体構造とすることができ、各誘電体間の隙間の発生を防止することができる。

【0017】前記焼成体の作製後、次の電極形成工程にて、前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアース電極が形成される。この場合、部品点数を少なくすることが可能となり、小型のマイクロ波回路素子とすることができる。

【0018】また、ストリップラインと接する中心誘電体と内側誘電体の各誘電率をほぼ同一とし、前記内側誘電体と前記外側誘電体の各誘電率を異なるようにしているため、中心誘電体及び内側誘電体の誘電率を高く、外側誘電体の誘電率を低くすることが可能となる。その結果、マイクロ波回路素子の小型化を達成させるために中心誘電体及び内側誘電体の誘電率を高くしたとしても、ストリップラインのインピーダンスの低下を招くことがないため、ストリップラインとアース電極との間隔、即ち、外側誘電体の厚みを大きくする必要がなくなり、マイクロ波回路素子の小型化をより一層促進させることができる。

【0019】なお、マイクロ波回路素子の結合度を小さくしたい場合は、前記とは逆の設定、即ち、中心誘電体及び内側誘電体の誘電率を低くし、外側誘電体の誘電率を高くすればよい。

【0020】また、本発明では、導体であるストリップラインが形成される中心誘電体と該ストリップラインを被覆する内側誘電体を共に焼き縮み率がほぼ同じである材料を選定することができるため、前記焼成時におけるストリップラインの剥離現象は発生しなくなる。

【0021】このように、本発明に係るマイクロ波回路素子の製造方法においては、マイクロ波回路素子の小型化を図ることができると共に、ストリップラインの剥離現象を防止することができる。

【0022】

【発明の実施の形態】以下、本発明に係るマイクロ波回路素子を方向性結合器に適用した実施の形態例（以下、単に実施の形態に係るマイクロ波回路素子と記す）を図1～図3を参照しながら説明する。

【0023】本実施の形態に係るマイクロ波回路素子1は、図1に示すように、両面に $\lambda/4$ 長のストリップライン6が形成された平板状の中心誘電体2と、該中心誘電体2の両面側に設けられ、少なくとも前記ストリップライン6を被覆する内側誘電体7（図2参照）と、該内側誘電体7上に設けられる外側誘電体3とが圧着焼成されてなる焼成体とを具備し、該焼成体の外周面にアース電極4及び端子電極5が形成されて構成されている。

【0024】具体的には、本実施の形態に係るマイクロ

波回路素子1は、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなるグリーンシートにより形成された結合層となる中心誘電体2と、同じくセラミック粉末等の無機材料粉末と有機バインダーとの混合物からなるグリーンシートにより形成され、前記中心誘電体2の両面、特にストリップライン6を被覆するように設けられる一対の内側誘電体7と、同じくセラミック粉末等の無機材料粉末と有機バインダーとの混合物からなるグリーンシートにより形成され、前記各内側誘電体7上に設けられる外側誘電体3とを具備して構成されている。

【0025】中心誘電体2、内側誘電体7及び外側誘電体3は、それぞれマイクロ波回路素子1の性能に応じた所定の形状、厚さに形成されるもので、中心誘電体2の厚み方向両面には、互いに重なり合うように所定の形状の $\lambda/4$ 長のストリップライン6がそれぞれ形成されている。各ストリップライン6は、引出し電極を通じて前記端子電極5に接続されるように配線形成されている。

【0026】このように形成された中心誘電体2、2枚の内側誘電体7及び2枚の外側誘電体3は、まず、2枚の内側誘電体7が中心誘電体2を間に挟んで積層され、次いで2枚の外側誘電体3がこれら中心誘電体2と内側誘電体7からなる積層体を間に挟んで積層されることにより全体として5層構造の積層体が作製される。

【0027】そして、この5層構造の積層体は、圧着状態で焼成されて中心誘電体2、内側誘電体7及び外側誘電体3が一体化され、一体構造の焼成体とされる。このため、中心誘電体2と内側誘電体7と外側誘電体3の各相互間に隙間が生じることを防止することができ、耐湿性の向上を図ることができる。

【0028】そして、前記焼成体の外周面に前記ストリップライン6に接続される端子電極5及びアース電極4が形成されて、本実施の形態に係るマイクロ波回路素子1が作製される。前記アース電極4は、端子電極5と絶縁された状態で、マイクロ波回路素子1の略全面に形成される。

【0029】更に、本実施の形態に係るマイクロ波回路素子1においては、中心誘電体2と内側誘電体7とは互いの誘電率A及びBがほぼ同じに設定され、前記内側誘電体7と外側誘電体3とは互いの誘電率B及びCが異なるように設定されている。

【0030】中心誘電体2、内側誘電体7及び外側誘電体3の各誘電率A、B及びCの大小関係は、マイクロ波回路素子1に求められる性能や大きさにより適宜設定することができるが、この例では、外側誘電体3の誘電率Cを内側誘電体7の誘電率Bよりも小さく設定している。

【0031】このように設定することにより、中心誘電体2に誘電率Aの高いものが使用されることから、ストリップライン6の長さを短く形成することができ、外側

誘電体3に誘電率Cの低いものが使用されることから、ストリップライン6とアース電極4間の間隔を狭くしても所定のインピーダンスを得ることができる。このため、マイクロ波回路素子1の小型化を図ることができる。

【0032】また、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなるグリーンシートにて形成される中心誘電体2、内側誘電体7及び外側誘電体3は、その後の焼成時において、有機バインダー等が飛ばされることから、いわゆる焼き縮みが生じるが、本実施の形態では、導体であるストリップライン6が形成される中心誘電体2と該ストリップライン6を被覆する内側誘電体7の各誘電率をほぼ同一に設定するようにしているため、これら中心誘電体2及び内側誘電体7として共に焼き縮み率がほぼ同じである材料を選定することができ、前記焼成時におけるストリップライン6の剥離現象は発生しなくなる。

【0033】なお、内側誘電体7の寸法は、要求される性能や製造の難易度等により適宜選定することができ、図2に示すようにストリップライン6に接する中心部だけとしてもよく、図3に示すようにシート状のものを積層するようにしてもよい。また、上記のように上下にアース電極4を設けたトリプレート構成の他、下面にのみアース電極4を設けたマイクロストリップライン構成のものにも適用することができる。

【0034】

【発明の効果】以上説明したように、請求項1記載の本発明に係るマイクロ波回路素子によれば、両面に $\lambda/4$ 長のストリップラインが形成された中心誘電体と、前記中心誘電体の両面側に設けられ、少なくとも前記ストリップラインを被覆する内側誘電体と、前記内側誘電体上に設けられる外側誘電体とを具備し、前記中心誘電体、内側誘電体及び外側誘電体を、それぞれセラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で板状に形成し、前記中心誘電体の両面にそれぞれ前記内側誘電体と前記外側誘電体を積層し、圧着焼成して一つの焼成体とし、前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアースパターンを形成し、前記中心誘電体と前記内側誘電体の各誘電率をほぼ同一とし、かつ、前記内側誘電体と前記外側誘電体の各誘電率が異なるようにしている。

【0035】そのため、マイクロ波回路素子の小型化を図ることができると共に、ストリップラインの剥離現象を防止することができるという効果が達成される。

【0036】また、請求項2記載の本発明に係るマイクロ波回路素子の製造方法によれば、セラミック粉末等の無機材料粉末と有機バインダーとの混合物からなる材料で所定の誘電率を有する板状の中心誘電体と、該中心誘電体とほぼ同じ誘電率を有する板状の内側誘電体と、該内側誘電体と異なる誘電率を有する板状の外側誘電体を

それぞれ作製する誘電体作製工程と、前記中心誘電体の両面に $\lambda/4$ 長のストリップラインを形成するストリップライン形成工程と、前記中心誘電体の両面に少なくとも前記ストリップラインを被覆するように前記内側誘電体を配置した後、各内側誘電体の端面にそれぞれ前記外側誘電体を配置して積層体を作製する積層体作製工程と、前記積層体を圧着焼成して一つの焼成体を作製する焼成体作製工程と、前記焼成体の外周面に前記ストリップラインに接続される端子電極及びアースパターンを形成する電極形成工程とを有することを特徴としている。

【0037】そのため、マイクロ波回路素子の小型化を図ることができると共に、ストリップラインの剥離現象を防止することができるという効果が達成される。

【図面の簡単な説明】

【図1】マイクロ波回路素子の一例を示す分解斜視図である。

【図2】本発明の一実施の形態を示す断面図である。

【図3】本発明の他の実施の形態を示す断面図である。

【符号の説明】

- | | |
|-------------|------------|
| 1…マイクロ波回路素子 | 2…中心誘電体 |
| 3…外側誘電体 | 4…アース電極 |
| 5…端子電極 | 6…ストリップライン |
| 7…内側誘電体 | |

【手続補正2】

【補正対象書類名】図面

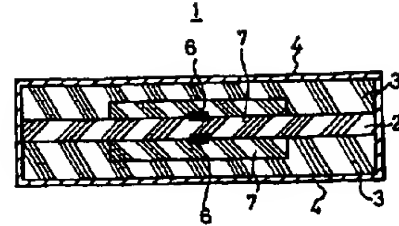
【補正対象項目名】図2

【補正方法】変更

【補正内容】

【図2】

FIG. 2



【手続補正3】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】

FIG. 3

